

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A) 平2-671

⑬ Int.Cl.⁵C 09 D 5/00
183/00

識別記号

P P Q A
P M V

庁内整理番号

7038-4 J
6609-4 J

⑭ 公開 平成2年(1990)1月5日

審査請求 未請求 請求項の数 5 (全6頁)

⑮ 発明の名称 反射防止膜の表面処理剤及び表面処理法

⑯ 特 願 昭63-221566

⑰ 出 願 昭63(1988)9月5日

優先権主張 ⑱ 昭62(1987)10月20日 ⑲ 日本(JP) ⑳ 特願 昭62-264987

㉑ 発 明 者 二 宮 信 司 東京都板橋区前野町2丁目36番9号 旭光学工業株式会社
内㉒ 発 明 者 長 沼 和 弘 東京都板橋区前野町2丁目36番9号 旭光学工業株式会社
内

㉓ 出 願 人 旭光学工業株式会社 東京都板橋区前野町2丁目36番9号

㉔ 代 理 人 弁理士 三浦 邦夫

明 細 書

1. 発明の名称

反射防止膜の表面処理剤及び表面処理法

2. 特許請求の範囲

(1) アミノ基を有する反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を含むことを特徴とする反射防止膜の表面処理剤。

(2) アミノ基を有する反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を不活性有機溶剤中に溶解して成る特許請求の範囲第1項に記載の表面処理剤。

(3) 更に硬化剤としてアミン、有機酸又は有機酸無水物を含む特許請求の範囲第1項又は第2項に記載の表面処理剤。

(4) 有機ポリシロキサン化合物を0.001～1.0重量%の濃度で含む特許請求の範囲第1項～第3項のいずれか1項に記載の表面処理剤。

(5) アミノ基を有する反応性有機ポリシロキサ

ン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を含む表面処理剤で反射防止膜を処理することを特徴とする反射防止膜の表面処理法。

3. 発明の詳細な説明

「技術分野」

本発明は、耐水性、耐汚染性、耐擦傷性、耐加工性等において優れた反射防止膜を有する光学部品に係り、眼鏡レンズ、カメラレンズ等の光学用レンズ及びカメラフィルター、CRT用フィルター等に適用される反射防止膜の表面処理剤及び表面処理法に関する。

「従来技術及びその問題点」

ガラスレンズ、プラスチックレンズ等の光学用基板を直接利用する場合、表面の反射、ギラツキ等により光学的に有害な場合が多い。そこで、一般的には、ガラスレンズ、プラスチックレンズ等の光学用基板に表面処理を施して反射率を低下させ、透過率を向上させる方法が採られている。反射防止法の具体的手段としては、真空蒸着法によ

り無機酸化物又はハロゲン化物をコートする方法が一般に利用されている。

しかし、この反射防止膜は、汗、手垢、指紋、ヘアリキッド、油等による汚れが目立ち易く、除去しにくい。また、水に対する濡れ性が大きいため、水滴や雨滴が付着すると、水滴、雨滴が大きくなり、屈折率が変化する。更に、塗膜上の水分の一部が膜に浸み込み、その水に溶けている元素やイオンが塗膜に化学変化を起こさせ、屈折率を変動させる。

一般に、反射防止膜の空気に曝される面（最外周の被覆層）には、 SiO_2 系、 MgF_2 系の被膜が使用されている。 SiO_2 系の被膜の場合、 SiO_2 が水と反応し、シラノール基が生成し、屈折率が変化し、水ヤケ現象が発生する。また、 MgF_2 系の被膜の場合、 MgF_2 は水と反応し、 $\text{Mg}(\text{OH})_2$ が析出し、同様に水ヤケ現象が発生する。

更に、真空蒸着後の被膜面は、表面の滑りが悪いため、摩耗により傷が付き易い等の問題点があった。

挙げられる。

本発明の表面処理剤に使用するエポキシ基を有する反応性有機ポリシロキサン化合物の具体例としては、ジ（グリシドキシメチル）ジメチルポリシロキサン、ジ（グリシドキシエチル）ジメチルポリシロキサン、ジ（グリシドキシプロピル）ジメチルポリシロキサン、ジ（グリシドキシブチル）ジメチルポリシロキサン等が挙げられる。

本発明による反射防止膜の表面処理法は、アミノ基を有する反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を含む表面処理剤で反射防止膜を処理することを特徴とする。

本発明方法を実施する場合、前記の表面処理剤を均一に塗布するために、アミノ基を有する反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を不活性溶剤中に溶解して成る表面処理剤を用いるのが好ましい。溶剤としては、パラフィン系、シクロパラフィン系、芳香族系の炭化水素、ハロゲン

「発明の目的」

本発明は、前記のような従来技術の問題点を解消し、耐水性、耐汚染性、耐擦傷性、耐加工性等において優れた反射防止膜を提供することを目的とする。

詳述すれば、本発明は、反射防止膜を耐水性、耐汚染性、耐擦傷性、耐加工性等において改良しうる表面処理剤及び表面処理法を提供することを目的とする。

「発明の構成」

本発明による反射防止膜の表面処理剤は、アミノ基を有する反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物を含むことを特徴とする。

本発明の表面処理剤に使用するアミノ基を有する反応性有機ポリシロキサン化合物の具体例としては、ジ（アミノメチル）ジメチルポリシロキサン、ジ（アミノエチル）ジメチルポリシロキサン、ジ（アミノプロピル）ジメチルポリシロキサン、ジ（アミノブチル）ジメチルポリシロキサン等が

炭化水素及びケトンを用いることができる。その具体例としては、ヘキサン、ヘプタン、シクロヘキサン、シクロペンタン、ベンゼン、トルエン、キシレン、トリクロルエチレン、テトラクロルエチレン、トリクロルトリフルオロエタン、テトラクロルジフルオロエタン、アセトン、メチルエチルケトンが挙げられる。また、必要に応じてこれらの溶媒のうち2種以上の混合溶媒を用いることもできる。

本発明の表面処理剤は、反射防止膜に撥水性及び水ヤケ防止性を付与し、均一に塗布しうるものでなければならないが、反応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物の濃度が0.001重量%未満であると、撥水性及び水ヤケ防止性が不足し、10重量%を超えると、均一に塗布することが困難となり、また、干渉色に変化が起きてしまう等の悪影響が起こるので、濃度は0.001～10.0重量%であるのが好ましい。

本発明の表面処理剤には、アミノ基を有する反

応性有機ポリシロキサン化合物及び／又はエポキシ基を有する反応性有機ポリシロキサン化合物の架橋及びその促進を行うために硬化剤として、アミン、有機酸又はその無水物を添加することができる。硬化剤としてのアミンの具体例としては、エチレンジアミン、エチレントリアミン、ジエチルアミノプロピルアミン、トリエチルアミン、ベンジルジメチルアミン、ジメチルアミノフェノール、トリジメチルアミノメチルフェノールが挙げられる。また、有機酸及びその無水物としては、クエン酸、無水フタル酸、テトラヒドロ無水フタル酸、ヘキサヒドロ無水フタル酸、無水ピロメリット酸、無水トリメリット酸が挙げられる。必要に応じて、前記のものの2種以上の混合物を使用することもできる。硬化剤は、表面処理剤中に0.0001～0.5%の濃度で添加する。

本発明の表面処理法を実施する場合には、本発明の表面処理剤を、通常、5nm～3.0μm程度の厚さ（乾燥厚）で反射防止膜上に塗布する。塗布は、浸漬、スプレー、スピナー等、公知方法で行

うことができる。

表面処理剤を塗布した後、塗膜を高温（200～250℃）で加熱処理しても良い性能が得られるが、比較的低温（10～40℃）でも反応性を有するため、良好な性能が得られる。従って、塗膜を室温で乾燥することができ、処理が簡単であり、また、熱の影響を受けやすいプラスチック等を処理する場合に、極めて有利である。

「実施例」

次に、実施例に基づいて本発明を詳述するが、本発明はこれに限定されるものではない。

実施例1

（1）表面処理のためのレンズの作成

ジエチレングリコールビスアリルカーボネート樹脂から成る合成樹脂レンズを水で洗浄した後、水をイソプロピルアルコールで置換し、フロン乾燥を行った。その後、真空蒸着法により反射防止膜を作成した。反射防止膜の構成は、素地側から Y_2O_3 、 $\lambda/4$ （ $\lambda=510nm$ ）、 Ta_2O_5 、 $\lambda/4$ 及び SiO_2 、 $\lambda/4$ とした。

（2）コーティング液の調製

ジ（グリシドキシプロピル）ジメチルポリシロキサン0.2部をトルエン100部中に溶解させ、 μ 過精製を行い、コーティング液とした。

（3）塗布及び乾燥

前記の（1）で作成したレンズに（2）で作成したコーティング液に引き上げ速度150mm/分で浸漬塗布した後、室温で乾燥した。

実施例2

（1）表面処理のためのレンズの作成

クラウンガラスから成るレンズを水で洗浄した後、水をイソプロピルアルコールで置換し、フロン乾燥を行った。その後、真空蒸着法によりガラス表面に MgF_2 、 $\lambda/4$ （ $\lambda=510nm$ ）膜から成る反射防止膜を作成した。

（2）コーティング液の調製

ジ（グリシドキシプロピル）ジメチルポリシロキサン0.2部及びトリエチルアミン0.002部をトルエン100部中に溶解させ、 μ 過精製を行い、コーティング液とした。

（3）塗布及び乾燥

前記の（1）で作成したレンズに（2）で作成したコーティング液を引き上げ速度150mm/分で浸漬塗布した後、室温で乾燥した。

実施例3

（1）表面処理のためのレンズ

実施例2（1）で製造したレンズ。

（2）コーティング液の調製

ジ（グリシドキシプロピル）ジメチルポリシロキサン0.2部及びクエン酸0.01部をメチルエチルケトン100部中に均一に溶解させ、 μ 過精製してコーティング液とした。

（3）塗布及び乾燥

前記のレンズに（2）で作成したコーティング液を引き上げ速度150mm/分で浸漬塗布した後、室温で乾燥した。

実施例4

（1）表面処理のためのレンズ

実施例1（1）で製造したレンズ。

（2）コーティング液の調製

ジ(アミノプロピル)ジメチルポリシロキサン 0.2部をn-ヘキサン100部中に均一に溶解させ、濾過精製してコーティング液とした。

(3) 塗布及び乾燥

前記のレンズに(2)で作成したコーティング液を引き上げ速度150mm/分で浸漬塗布した後、室温で乾燥した。

実施例5

(1) 表面処理のためのレンズ

実施例1(1)で製造したレンズ。

(2) コーティング液の調製

ジ(アミノプロピル)ジメチルポリシロキサン 0.6部をトリクロロトリフルオロエタン100部中に均一に溶解させ、濾過精製してコーティング液とした。

(3) 塗布及び乾燥

前記のレンズに(2)で作成したコーティング液を引き上げ速度150mm/分で浸漬塗布した後、80℃で1時間乾燥した。

実施例6

コーティング液とした。

(3) 塗布及び乾燥

前記(1)で作成したレンズに(2)で作成したコーティング液を10℃の液温にして引き上げ速度150mm/分で浸漬塗布した後、室温で乾燥した。

実施例9

(1) 表面処理のためのレンズ

実施例1(1)で製造したレンズ。

(2) コーティング液の調製

ジ(グリシドキシプロピル)ジメチルポリシロキサン0.01部をトリクロロトリフルオロエタン99部及びテトラクロロエチレン1部中に溶解させ、濾過精製を行い、コーティング液とした。

(3) 塗布及び乾燥

実施例8と同様に行った。

実施例10

(1) 表面処理のためのレンズの作成

クラウンガラスから成るレンズを水で洗浄した後、水をイソプロピルアルコールで置換し、フロ

ジ(アミノプロピル)ジメチルポリシロキサン 0.1部及びジ(グリシドキシプロピル)ジメチルポリシロキサン0.1部をn-ヘキサン100部中に均一に溶解させ、濾過精製して得たコーティング液を使用した以外は、実施例1と同様に操作した。

実施例7

ジ(アミノプロピル)ジメチルポリシロキサン 0.1部、ジ(グリシドキシプロピル)ジメチルポリシロキサン0.1部及びクエン酸0.01部をメチルエチルケトン100部中に均一に溶解させ、濾過精製して得たコーティング液を使用した以外は、実施例1と同様に操作した。

実施例8

(1) 表面処理のためのレンズ

実施例1(1)で製造したレンズ。

(2) コーティング液の調製

ジ(アミノプロピル)ジメチルポリシロキサン 0.002部をトリクロロトリフルオロエタン100部中に均一に溶解させ、濾過精製を行い、

ン乾燥を行った。その後、真空蒸着法によりガラス表面にMgF₂、λ/4(λ=510nm)膜から成る反射防止膜を作成した。

(2) コーティング液の調製

ジ(アミノプロピル)ジメチルポリシロキサン 0.00001部とトルエン100部を混合し、均一な溶液とした後、濾過精製を行い、コーティング液とした。

(3) 塗布及び乾燥

前記の(1)で作成したレンズに(2)で作成したコーティング液を引き上げ速度450mm/分で浸漬塗布した後、室温で乾燥した。

比較例1

実施例1において(1)によりレンズに反射防止膜を作成したが、(2)以降の工程を行わなかった。

比較例2

実施例2において(1)によりレンズに反射防止膜を作成したが、(2)以降の工程を行わなかった。

前記の実施例1～10及び比較例1～2で得られたレンズの性能を、下記の方法で評価し、結果を第1表に示す。

①ヤケ性

水道水2ccをレンズ表面に滴下し、室温で72時間放置乾燥した後、レンズペーパーで乾燥面を拭いた時の水ヤケ残存物の有無の程度の状態を観察した。

水ヤケ残存物がないレンズを「良好」とし、あるものを「不良」と評価した。

②表面平滑性

レンズ表面を1kgの荷重をかけた布で5rpmで5分間擦った。その結果の表面状態で評価した。評価基準は、下記のとおりである。

○・・・全く傷がない

△・・・細かい傷が1～10本ある

×・・・細かい傷が10本を超えてある

③耐溶剤性

アセトンを含ませたレンズペーパーでレンズ表面を50回拭いた後に①のヤケ性を評価した。

評価基準は、下記のとおりである。

○・・・ヤケ性が表面処理レンズと同等

△・・・ヤケ性が表面処理レンズより僅かに低下した

×・・・ヤケ性が表面処理前の状態に低下した

④外観

肉眼でレンズ面を観察した。被覆干渉色及び表面処理むらに異常のないものを「良好」とし、異常のあるものを「不良」と評価した。

⑤耐温水性

60℃の温水中にレンズを10時間浸漬した後、①のヤケ性の評価を行った。

○・・・ヤケ性が表面処理レンズと同等

△・・・ヤケ性が表面処理レンズより僅かに低下した

×・・・ヤケ性が表面処理前の状態に低下した
(以下余白)

第1表

項目	ヤケ性	表面平滑性	耐溶剤性	外観	耐温水性
実施例1	良好	○	○	良好	○
2	良好	○	○	良好	○
3	良好	○	○	良好	○
4	良好	○	△	良好	○
5	良好	○	○	良好	○
6	良好	○	○	良好	○
7	良好	○	○	良好	○
8	良好	○	○	良好	○
9	良好	○	○	良好	○
10	良好	○	○	良好	○
比較例1	不良	×	×	良好	×
2	不良	×	×	良好	×

「発明の効果」

本発明によれば、1)水滴や雨滴が付いた後、乾燥されても容易に除去することができ、2)指紋、手垢等による汚れが付きにくく、汚れが目立ちにくく、3)表面の滑りが良好であるため、傷

が付きにくく、4)外観も良く、5)温水に浸漬されても、ヤケを生じない等の効果が達成される。更に、本発明の表面処理剤は、比較的低温(10～40℃)でも反応性を有するので、塗膜を室温で乾燥することができ、処理が簡単であり、熱の影響を受けやすいプラスチック等を処理する場合に、極めて有利である。

特許出願人 旭光学工業株式会社

代理人 弁理士 三浦邦夫

同 弁理士 笹山善美

手続補正書(自発)

昭和63年10月18日

特許庁長官 吉田文毅 殿

1. 事件の表示

昭和63年特許願第221566号

2. 発明の名称

反射防止膜の表面処理剤及び表面処理法

3. 補正をする者

事件との関係 特許出願人

住所 東京都板橋区前野町2丁目36番9号

名称 (052) 旭光学工業株式会社

代表者 松本 徹

4. 代理人 〒102

住所 東京都千代田区四番町3番地10

四番町ハイツ501号 電話 03(234)0290

氏名 (8328) 井理士 三浦 邦夫

5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書14頁6行の「0.00001部」を「0.001部」と補正する。

(2) 同15頁末行の「①のヤケ性を評価」を「上記の①のヤケ性の試験を行い、下記の基準で評価」と補正する。

(3) 同16頁2~5行の「O・・・低下した」を「O・・・水ヤケ残存物が全くなかった。

Δ・・・水ヤケ残存物が僅かに認められた。

X・・・水ヤケ残存物が相当認められた。」

と補正する。

(4) 同16頁12行の「①のヤケ性の評価を行った。」を「上記の①のヤケ性の試験を行い、下記の基準で評価した。」と補正する。

(5) 同16頁13~16行の「O・・・低下した」を「O・・・水ヤケ残存物が全くなかった。

Δ・・・水ヤケ残存物が僅かに認められた。

X・・・水ヤケ残存物が相当認められた。」

と補正する。

以上

⑫ 公開特許公報(A) 平2-2671

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)1月8日

H 01 L 27/108
27/04

C

7514-5F
8624-5F

H 01 L 27/10

3 2 5 D

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 ダイナミック・ランダム・アクセス・メモリ装置

⑯ 特 願 昭63-148241

⑰ 出 願 昭63(1988)6月17日

⑱ 発 明 者 佐 藤 成 生 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 青 木 朗 外4名

明 細 書

1. 発明の名称

ダイナミック・ランダム・アクセス・
メモリ装置

2. 特許請求の範囲

一導電型の半導体基板(1)と、

該半導体基板中に形成されたトレンチ(8)の内
部に形成されたキャパシタ(C1,C2)と、該半導体基板に形成され該キャパシタに対し電
荷の充放電のスイッチングを行うMISトランジ
スタ(Q)とを具備し、該キャパシタは、該トレンチの底部の周辺部分
および側壁部を覆って形成された第1の誘電体層
(9)と、該第1の誘電体層を覆ってトレンチ内に
埋込み形成され該MISトランジスタのソース領
域またはドレイン領域のいずれか一方の領域(6)
にオーミックに接続された第1の導電層(10)と、
該第1の導電層を覆って形成された第2の誘電体
層(11)と、該第2の誘電体層を覆ってトレンチ内
に埋込み形成された、前記半導体基板と反対導電

型の第2の導電層(12)とを有し、

該第2の導電層が前記トレンチの底部の中央部
分を貫通して前記半導体基板に導通可能に形成さ
れていることを特徴とするダイナミック・ランダ
ム・アクセス・メモリ装置。

3. 発明の詳細な説明

(概 要)

DRAM装置、特に、該装置に用いられるキャ
パシタセルの構造に関し、ソフトウェアの発生を防止して動作信頼性を高
めることを目的とし、一導電型の半導体基板と、該半導体基板中に形
成されたトレンチの内部に形成されたキャパシタ
と、該半導体基板に形成され該キャパシタに対し
電荷の充放電のスイッチングを行うMISトラン
ジスタとを具備し、該キャパシタは、該トレンチ
の底部の周辺部分および側壁部を覆って形成され
た第1の誘電体層と、該第1の誘電体層を覆って
トレンチ内に埋込み形成され該MISトランジス
タのソース領域またはドレイン領域のいずれか一

方の領域にオーミックに接続された第1の導電層と、該第1の導電層を覆って形成された第2の誘電体層と、該第2の誘電体層を覆ってトレンチ内に埋込み形成された、前記半導体基板と反対導電型の第2の導電層とを有し、該第2の導電層が前記トレンチの底部の中央部分を貫通して前記半導体基板に導通可能に形成されるよう構成する。

〔産業上の利用分野〕

本発明は、ダイナミック・ランダム・アクセス・メモリ（以下DRAMと称する）装置に関し、特に、該装置に用いられるキャパシタセルの構造に関する。

DRAMセルは高集積化の要求から年々微細化されてきている。それに伴い、電荷蓄積容量は減少しており、ソフトエラー、出力電圧の低下等が問題となっている。このため、より小さなセル面積でより大きな蓄積容量を実現する一方で、ソフトエラー等に起因する誤動作を防止し得るDRAM装置が必要となってきている。

第4図の構成において、半導体基板1と、ゲート絶縁層3と、ワード線（ゲート電極）4と、ソース領域5およびドレイン領域6とによりメモリセルの金属・酸化物・半導体（MOS）トランジスタ、より広くは金属・絶縁物・半導体（MIS）トランジスタ、が形成される。また、対向電極として機能する半導体基板1と、誘電体層9aと、蓄積電極10aとによりメモリセルの第1のキャパシタが形成され、一方、蓄積電極10aと、誘電体層11aと、対向電極（セルプレート）12aとによりメモリセルの第2のキャパシタが形成される。このように、埋込み構造および積層構造の双方を利用して2つのキャパシタを形成することにより、メモリセル単位の面積を増大させることなくキャパシタ容量を増大させている。

〔発明が解決しようとする課題〕

上述した従来形の構造において、図中矢印で示されるように α 線が基板内に入射したものとすると、このような α 線（ α 粒子）は、多くの場合、パッ

〔従来の技術〕

第4図には従来形の一例としてのDRAM装置におけるメモリセルの構造が断面的に示される。第4図の例示は埋込みおよび積層型キャパシタセル（Buried and Stacked Capacitor Cell: BSCC、第46回応物予稿集P.423、1985年10月）を有するDRAMの場合を示す。

図中、1はp型の半導体基板、2はセル領域を画定するためのフィールド絶縁層、3はゲート絶縁層、4はワード線（ゲート電極）、5および6はそれぞれ高濃度（n⁺型）のソース領域およびドレイン領域、7は基板内に形成される寄生トランジスタの動作を阻止するための高濃度（p⁺型）の領域、8は基板中に形成されたトレンチ、9aはトレンチ側面に形成されたキャパシタの誘電体層、10aはキャパシタの蓄積電極、11aはキャパシタの誘電体層、12aはキャパシタの対向電極（セルプレート）、13は層間絶縁層、そして14はソース領域5にコンタクトするように層間絶縁層13上に形成されたビット線を示す。

ケージ材料やICメモリ材料に含有されるウランやトリウム等の放射性元素から放出されるが、該 α 粒子が基板内に入射されると、第4図に示されるように電子・正孔対（キャリア）が生じる。

図示の例示では、蓄積電極10aは誘電体層9aによって覆われているので、基板内に生じたキャリア（この場合には電子）が蓄積電極10aに収集されることはない。そのため、 α 粒子の入射によって基板内に発生した過剰キャリア、すなわち電子は、同図に矢印で示されるようにn⁺型のドレイン領域6およびソース領域5に収集される。

特に、ドレイン領域6はキャパシタの蓄積電極10aに接続される部分であるので、この領域にキャリアが過度に収集されると、該領域のポテンシャルが低下し、それによって記憶情報が喪失する可能性が生じる。つまり、ソフトエラーが発生し、それによってDRAMが誤動作するという不都合が生じる。

本発明は、上述した従来技術における課題に鑑み創作されたもので、ソフトエラーの発生を防止

して動作信頼性を高めることができるDRAM装置を提供することを目的としている。

(課題を解決するための手段)

上述した従来技術における課題は、 α 粒子の入射等によって基板内に発生した過剰キャリアがトランジスタのソース・ドレイン領域に過度に収集されないようにセルの構造を工夫することにより、解決される。

従って、本発明によれば、一導電型の半導体基板と、該半導体基板中に形成されたトレンチの内部に形成されたキャパシタと、該半導体基板に形成され該キャパシタに対し電荷の充放電のスイッチングを行うMISトランジスタとを具備し、該キャパシタは、該トレンチの底部の周辺部分および側壁部を覆って形成された第1の誘電体層と、該第1の誘電体層を覆ってトレンチ内に埋込み形成され該MISトランジスタのソース領域またはドレイン領域のいずれか一方の領域にオーミックに接続された第1の導電層と、該第1の導電層を

覆って形成された第2の誘電体層と、該第2の誘電体層を覆ってトレンチ内に埋込み形成された、前記半導体基板と反対導電型の第2の導電層とを有し、該第2の導電層が前記トレンチの底部の中央部分を貫通して前記半導体基板に導通可能に形成されていることを特徴とするDRAM装置が提供される。

(作用)

上述した構成によれば、 α 粒子の入射によって半導体基板内に生じた過剰キャリアは、トレンチの底部の中央部分を貫通して該基板に導通可能に形成されている第2の導電層に積極的に流れ込む。そのため、トランジスタのソースまたはドレイン領域に収集されるキャリアの量は相対的に低減され、該領域のポテンシャルの変動は抑制されるので、記憶情報が喪失する可能性を回避することができる。つまり、ソフトエラーの発生を防止してDRAMの動作信頼性を高めることができる。

なお、本発明の他の構成上の特徴および作用の

詳細については、添付図面を参照しつつ以下に記述される実施例を用いて説明する。

(実施例)

第1図には本発明の一実施例としてのDRAM装置に用いられるメモリセルの構造が示され、同図において(a)は該メモリセルの断面、(b)はその等価回路を示す。

第1図において、1はp型シリコン(Si)からなる半導体基板、2はセル領域を画定するための二酸化珪素(SiO_2)からなるフィールド絶縁層、3は SiO_2 からなるゲート絶縁層、4はチタンシリサイド(TiSi_2)等からなるワード線(ゲート電極)、5および6はそれぞれ高濃度(n^+ 型)のソース領域およびドレイン領域を示す。また、7は高濃度(p^+ 型)の領域であって、基板内に形成される寄生MOSトランジスタが動作するのを阻止する、すなわちチャネルストップとして機能する領域を示す。

8はフィールド領域を含んで基板中に形成され

たトレンチ、9はトレンチ側面に形成された SiO_2 からなる絶縁層であって、キャパシタの誘電体として機能する領域、10はポリSiからなるキャパシタの蓄積電極、11は SiO_2 からなる絶縁層であって、キャパシタの誘電体として機能する領域、12は高濃度(n^+ 型)のポリSiからなるキャパシタの対向電極(セルプレート)、13は SiO_2 からなる層間絶縁層、14はソース領域5にコンタクト孔を介してコンタクトし、層間絶縁層13上にワード線(ゲート電極)4と直交する方向に延びるアルミニウム(Al)等のビット線を示す。そして、15は対向電極(セルプレート)12と基板1との間に形成された n^+ 型領域であって、該領域は、対向電極(セルプレート)内のポリSiから n 型不純物が拡散することによって形成される。

同図(b)の等価回路に示されるように、半導体基板1と、ゲート絶縁層3と、ワード線(ゲート電極)4と、ソース領域5およびドレイン領域6とによりメモリセルのMOSトランジスタ(n チャネル型)Qが形成され、また、対向電極(セル

プレート)として機能する半導体基板1と、誘電体層9と、蓄積電極10とによりメモリセルの第1のキャパシタC1が形成され、一方、蓄積電極10と、誘電体層11と、対向電極(セルプレート)12とによりメモリセルの第2のキャパシタC2が形成される。

なお、本実施例では半導体基板1に-3Vのバイアス電圧が印加され、対向電極(セルプレート)12に2.5Vの電圧が印加され、蓄積電極10の電位は5Vとなるように設定されている。

次に、第1図に示されるセルの主要部、すなわちキャパシタセルの製造方法について第2図(a)~(h)の工程図を参照しながら説明する。

まず工程(a)では、p型Si基板1上に熱酸化によってパッド用SiO₂絶縁層を形成した後、フォトリソグラフィ法を用いて、フィールド絶縁層が形成されるべき領域上にp型不純物、例えばボロン(B)をイオン注入し、チャンネルストップ領域7を形成する。次いで、該領域7の表面を酸化してフィールド絶縁層2を形成し、その後、パッド用

SiO₂絶縁層除去後、SiO₂絶縁層(ゲート絶縁層3に相当)を形成し、さらにSiO₂絶縁層上にゲート電極(第2図には図示せず)を形成した後、n型不純物を高濃度でイオン注入し、ソース領域(第2図には図示せず)およびドレイン領域6を形成する。

次の工程(b)では、通常のリソグラフィと反応性イオン・エッチング(RIE)法を用いて、フィールド絶縁層2の所定の領域においてSi基板1中に約4μmの深さでトレンチ8を形成する。

次の工程(c)では、熱酸化によってトレンチ8の内面およびフィールド絶縁層2の表面に約200Å(20nm)の厚さでSiO₂絶縁層9を形成する。これは、第1のキャパシタC1の誘電体に相当する。

次の工程(d)では、化学気相成長(CVD)法を用いて、トレンチ8の内面を含む基板面全面に約0.2~0.3μmの厚さでポリSi層を形成する。次いで、フォトリソグラフィを用いて、該ポリSi層のうちトレンチ周囲の領域が残るように、かつ、トランジスタのドレイン領域6にオーミック接続

される領域が残るように、他のポリSi層の領域を除去する。これによって、キャパシタの蓄積電極10が形成される。

次の工程(e)では、RIE法を用いて、トレンチの底部の中央部分においてポリSi層10の部分とSiO₂層9の部分除去する。これによって、トレンチの底部はいったん半導体基板(p型導電領域)に接触する。

次の工程(f)では、工程(c)と同様にして、熱酸化によりトレンチの底部および蓄積電極10の表面に約200Å(20nm)の厚さでSiO₂絶縁層11を形成する。これは、第2のキャパシタC2の誘電体に相当する。

次の工程(g)では、工程(e)と同様にして、RIE法によりトレンチの底部の中央部分においてSiO₂層11の部分除去する。これによって、トレンチの底部は半導体基板(p型導電領域)に接触する。

最後の工程(h)では、CVD法を用いて誘電体層11の表面に、トレンチを十分に埋める程度に、

例えば砒素(As)または磷(P)を高濃度でドーブしたn⁺型ポリSi層を成長させ、キャパシタの対向電極(セルプレート)12を形成する。次いで、約1000℃の熱を加えると、該ポリSi層に含まれているn型不純物が基板中に拡散し、それによってトレンチの底部の近傍にn⁺型領域15が形成される。その結果、対向電極(セルプレート)12と基板1は該n⁺型領域15を介して導通状態となる。

後は通常の工程に従い、基板全面に層間絶縁層13を形成し、ソース領域5上に配線用のコンタクト窓を明け、Alからなるビット線14を形成する。

次に、第1図のセル構造による効果について第3図を参照しながら説明する。

前述したように本実施例では、蓄積電極すなわちポリSi層10の電位は高く設定されているので、第3図に示されるようにキャパシタの誘電体層9の周囲にはチャンネル16および空乏層17が形成される。

この状態で、図中矢印で示されるようにα線すなわちα粒子が基板内に入射されると、電子・正

孔対(キャリア)が生じる。 α 粒子の入射によって生じたキャリアのうち過剰キャリア(この場合には電子)は、もちろんその一部はトランジスタのドレイン領域6あるいはソース領域5にも流れ込むが、大部分は、空乏層17の電界によってチャネル16へ流れ込む(矢印①で図示)。この電子は、チャネル内を流れ、トレンチ底部の n^+ 型領域15に流れ込む(矢印②で図示)。また、基板から該 n^+ 型領域15に直接流れ込む経路もある(矢印③で図示)。

このように、 α 粒子の入射によって半導体基板1内に生じた過剰キャリアは、経路①、②および③を介して n^+ 型領域15、すなわちキャパシタの対向電極(セルプレート)12内に積極的に流れ込む。そのため、トランジスタのドレイン領域6あるいはソース領域5に収集されるキャリアの量は相対的に低減され、その結果、該領域のポテンシャルの変動は抑制される。従って、ソフトエラーの発生を防止することが可能となり、ひいてはDRAMの動作信頼性を高めることができる。

なお、上述した実施例においては n チャネル型のセルについて説明したが、本発明はそれに限らず、逆の p チャネル型のセルについても同様に適用され得ることは明らかであろう。

(発明の効果)

以上説明したように本発明によれば、 α 粒子の入射等によって基板内に発生した過剰キャリアがトランジスタのソース・ドレイン領域に過度に収集されないようにセルの構造を工夫することにより、ソフトエラーの発生を防止し、それによって動作信頼性を高めることができる。

4. 図面の簡単な説明

第1図(a)および(b)は本発明の一実施例としてのDRAM装置に用いられるメモリセルの構造を示す図であって、(a)は断面図、(b)は等価回路図、

第2図(a)～(h)は第1図のセルの主要部の製造工程図、

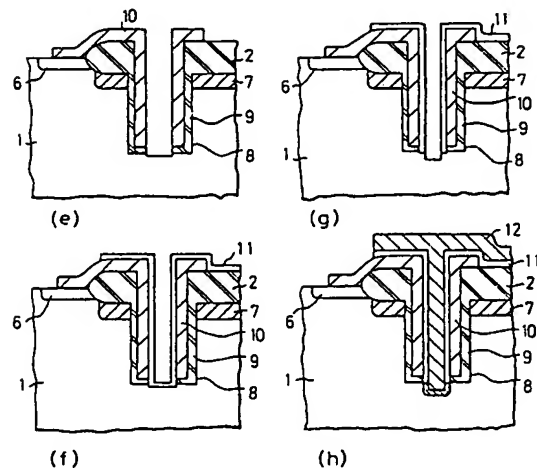
第3図は第1図のセル構造による効果を説明す

るための断面図、

第4図は従来形の一例としてのDRAM装置におけるメモリセルの構造を示す断面図、である。

(符号の説明)

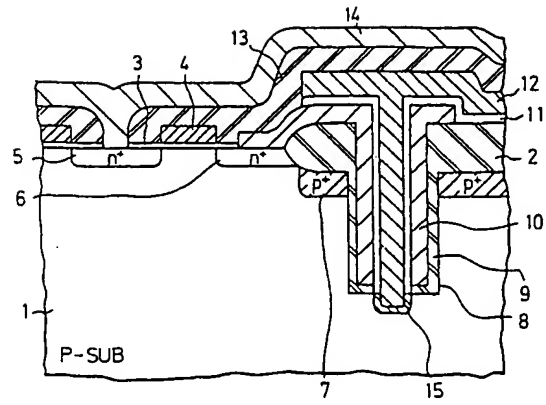
1…半導体基板(p 型)、2…フィールド絶縁層、3…ゲート絶縁層、4…ワード線(ゲート電極)、5…ソース領域(n^+ 型)、6…ドレイン領域(n^+ 型)、7…チャネルストップ領域(p^+ 型)、8…トレンチ、9…絶縁層(キャパシタの誘電体層)、10…キャパシタの蓄積電極、11…絶縁層(キャパシタの誘電体層)、12…キャパシタの対向電極(セルプレート)、13…層間絶縁層、14…ビット線、15… n^+ 型領域、Q…トランジスタ、C1,C2…キャパシタ。



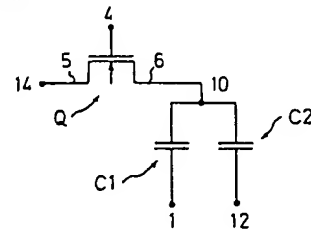
第1図のセルの主要部の製造工程図

第2図

- 1... 半導体基板 (p型)
- 2... フィールド絶縁層
- 3... ゲート絶縁層
- 4... ワード線 (ゲート電極)
- 5... ソース領域 (n⁺型)
- 6... ドレイン領域 (n⁺型)
- 7... チャネルストップ領域 (p⁺型)
- 8... トレンチ
- 9... 絶縁層 (キャパシタの誘電体層)
- 10... キャパシタの密着電極
- 11... 絶縁層 (キャパシタの誘電体層)
- 12... キャパシタの対向電極 (セルプレート)
- 13... 層間絶縁層
- 14... ビット線
- 15... n⁺型領域



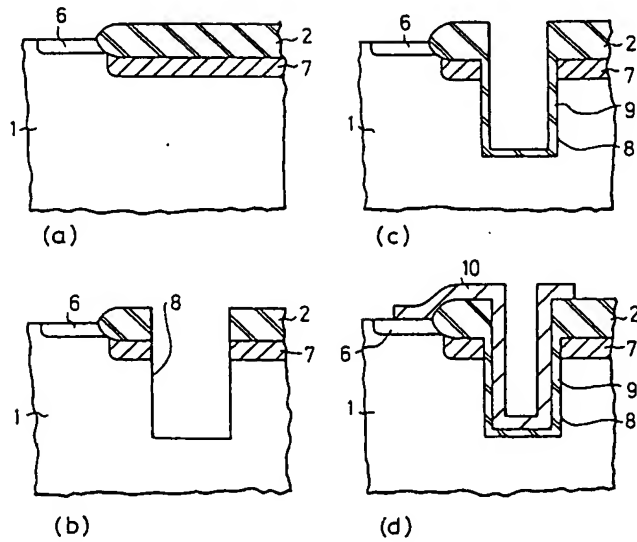
(a) 断面図



(b) 等価回路図

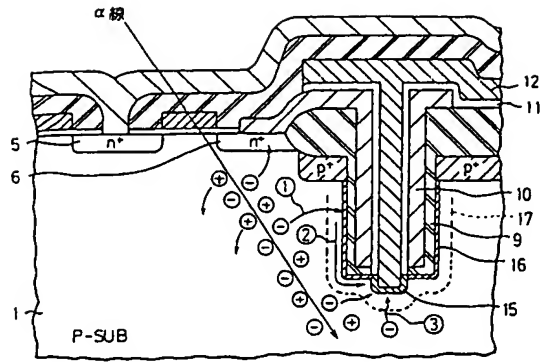
本発明の一実施例としてのDRAM装置
に用いられるメモリセルの構造を示す図

第 1 図



第 1 図のセルの主要部の製造工程図

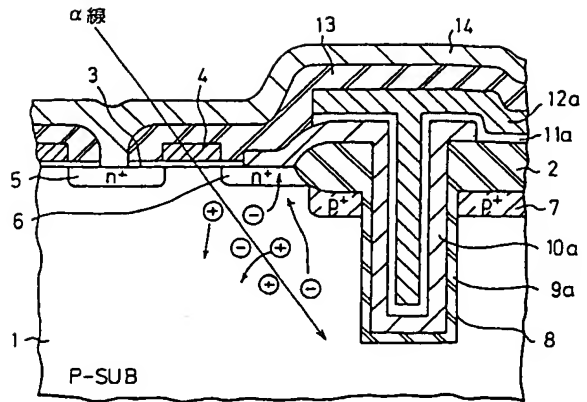
第 2 図



第1図のセル構造による効果を説明するための断面図

第3図

16...チャネル
17...空乏層



従来形の一例としてのDRAM装置におけるメモリセルの構造を示す断面図

第4図

THIS PAGE BLANK (uspto)